

リアルタイム信号処理システムにおけるデジタルフィルタのFPGA実装

電気通信大学情報理工学研究科情報・ネットワーク工学専攻

吉永研究室 YE HAOLIN



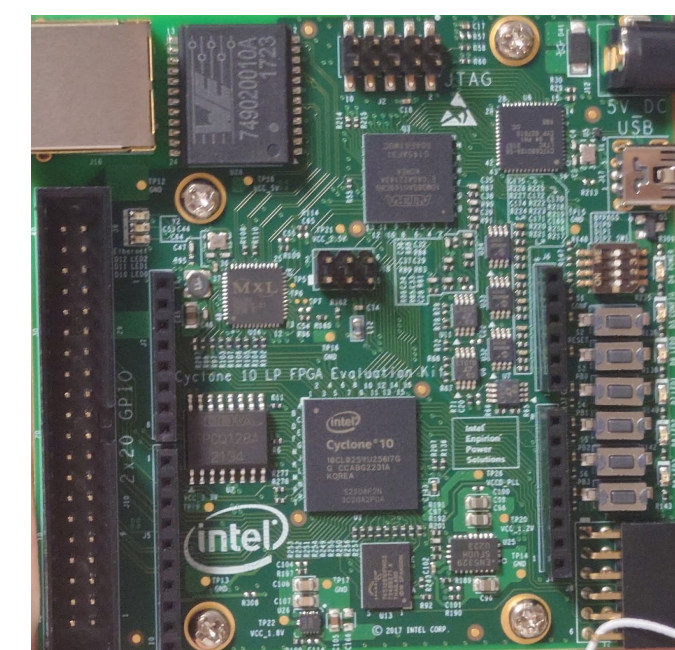
国立大学法人
電気通信大学
The University of Electro-Communications

研究背景・目的

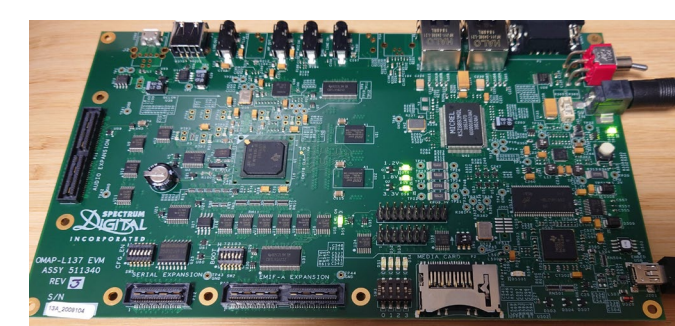
- 近年、製造プロセスの改良によって、FPGAは搭載論理量の大幅向上と消費電力の削減を果たした。低遅延・低電力のリアルタイム信号処理システムにおいて、FPGAが活躍できるかは懸念されている。
- 本研究は、デジタル信号処理におけるデジタルフィルタを、FPGAを用いて実装する。これを従来のデジタル信号プロセッサ（DSP）に基づいたリアルタイムシステムと、出力レイテンシ・消費電力量両方から比較し、FPGAによるリアルタイム信号処理システムへの応用を評価する。

研究手法

- FPGAによるハードウェア実装は、Intel製Cyclone 10 LP Evaluation Kit及びAVALDATA製APX-7142（Stratix V FPGA搭載）を実験プラットフォームに、フィルタ長5、51、102の三種類のFIRフィルタを実装する。通常の並列型フィルタの他に、Distributed Arithmeticを用いたフィルタの実装手法も試し、論理使用量の軽減を確認した上、並列型との性能トレードオフを評価する。
- DSP上のソフトウェア実装は、TI社製TMS320C6747（TMS320C6747 DSP搭載）を実験プラットフォームにし、前述三種類のFIRフィルタをC言語で実装する。
- 評価用プログラムを作成した上、データのライメント調整及び不要な命令の取り除きをし、プログラムの性能を最大限に向上させる。また、AMD Zen 3 CPUに、AVXによるベクトル操作を用いたフィルタプログラムを実装し、汎用プロセッサ上の性能も考慮する。



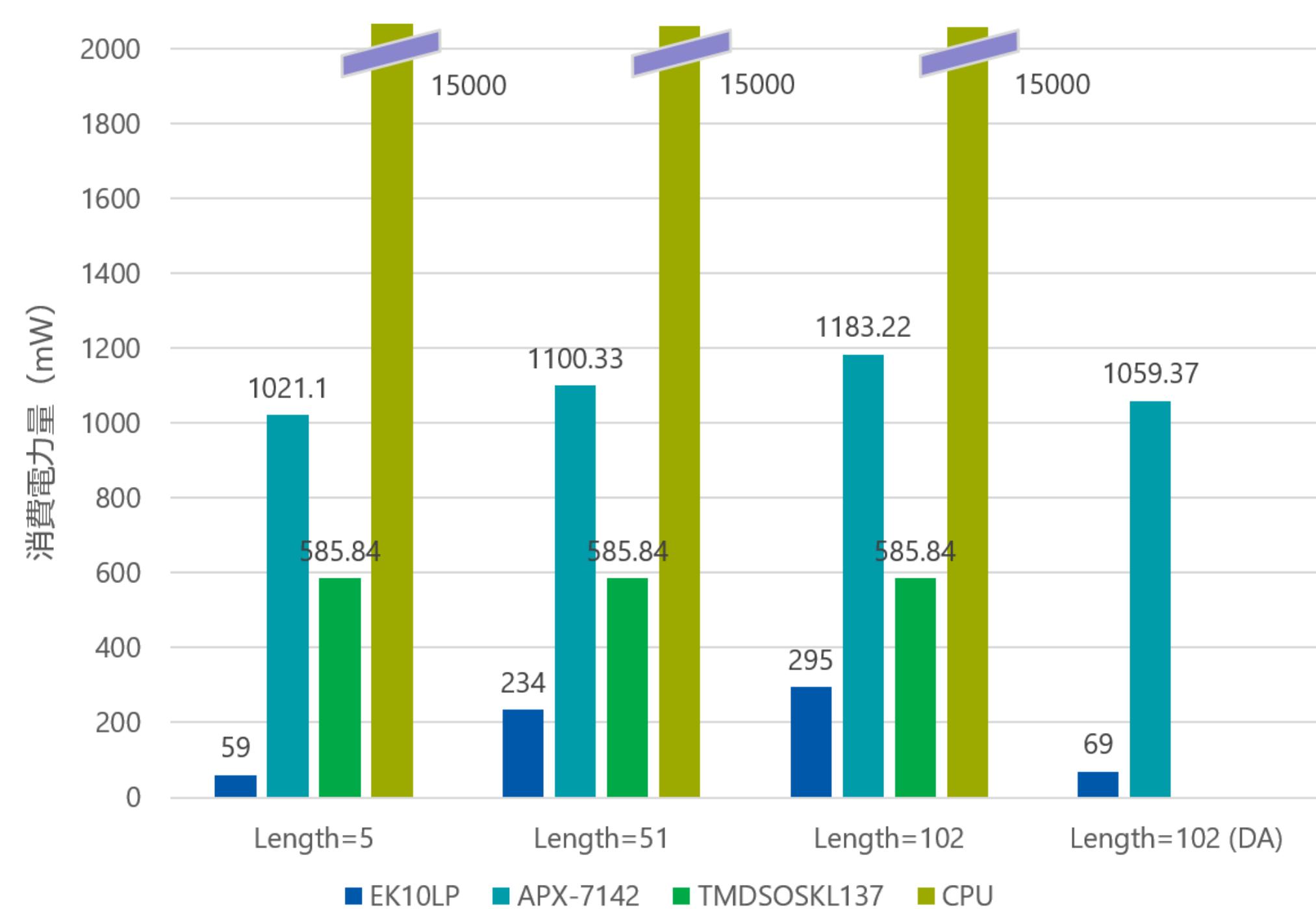
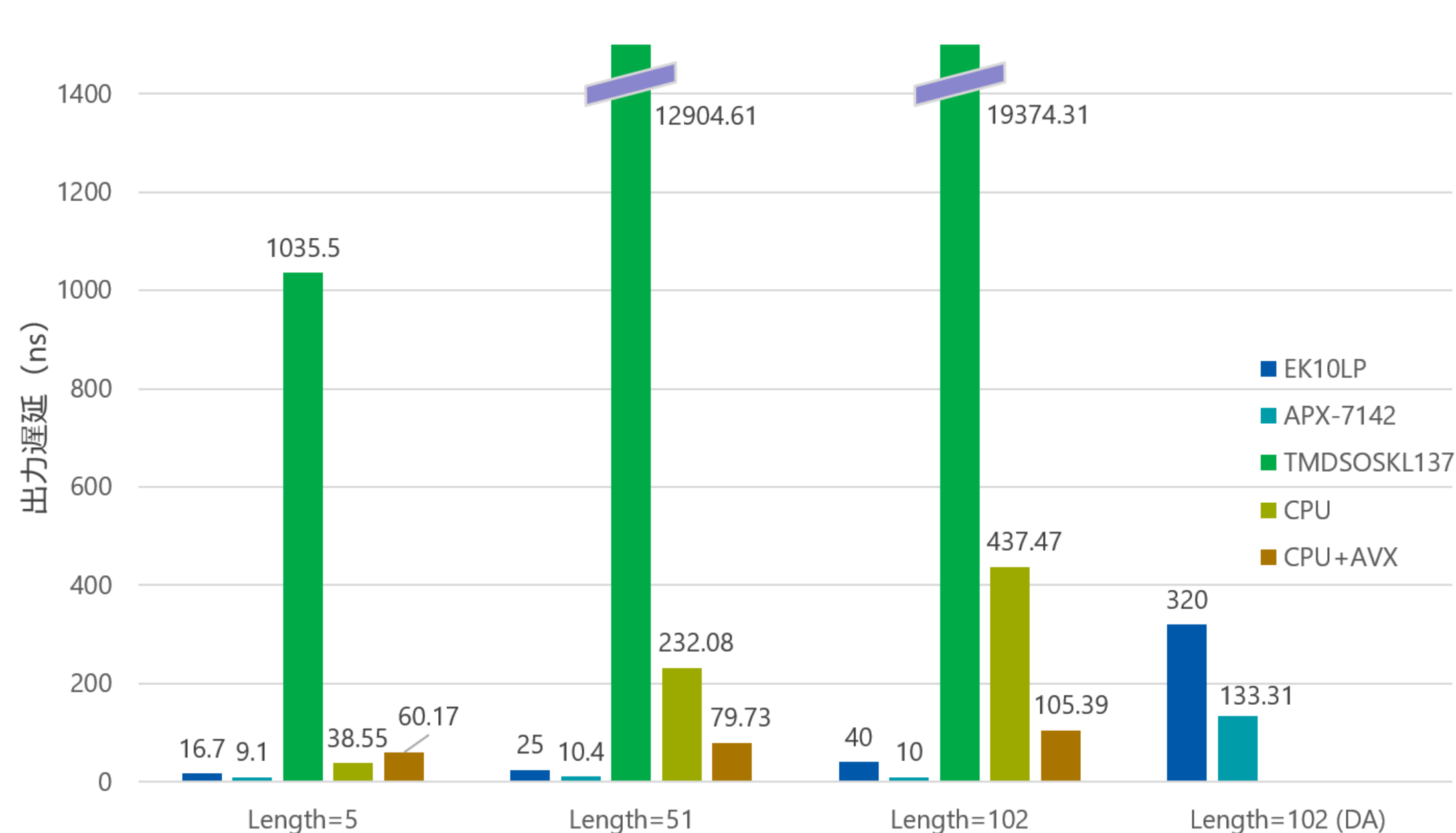
Cyclone 10 LP 評価ボード



C6747 DSP 評価ボード

実験結果

- FPGAでの実装は、全体的に低い出力レイテンシを有する。
- 小型のCyclone 10 LPは、Stratix Vよりやや高いレイテンシを持っているが、消費電力量に優れているため、低電力の組込みシステムでの活躍が予想される。
- また、DA方式を用いた実装は、レイテンシと引き換えに論理使用量と消費電力の軽減を確認できる。
- 短フィルタの場合では、ボード上のメモリからフィルタ係数を読み取る機構を導入し、ランタイム時の係数変更を可能に。
- DSP・CPUでの実装は、全体的にFPGAより高いレイテンシを確認できる。
- 本研究で使用しているFIRフィルタは、長さ51以降の大型フィルタの場合、精度をさらに向上させるために32ビットの係数データを使用し、長さ5の場合は16ビットのデータを使用している。結果から見ると、DSPは大型のデータに対して処理性能の不足が見られる。
- 一方、CPUはAVXによる並列処理によって、大型データの場合でも低レイテンシを有しているが、低電力を要求する環境では、不適切だと思われる。



考察・今後の展望

- Cyclone 10 LPといったローコストFPGAは、低消費電力かつ高性能であるため、高処理精度を必要とするリアルタイム信号処理システムでは、高い応用価値が予想される。
- 従来のDSPは、処理精度が高い場合では性能がボトルネックに見えるが、低コストを必要とする応用では十分な価値が見られる。
- 本研究において、長フィルタの場合でのランタイム係数変更機構の実装は、今後の課題となる。

